

INSTYTUT ŁĄCZNOŚCI

REFERATY
PROBLEMOWE

Zeszyt 67

Jerzy Laube

ZASADY PROJEKTOWANIA URZĄDZEŃ MIKROPROCESOROWYCH
Z REZYDENTNYMI TESTAMI, NA PRZYKŁADZIE PRZYSTAWKI PPWA
DO REDUKCJI DANYCH POMIAROWYCH



Warszawa 1985

I N S T Y T U T Ł Ą C Z N O Ś C I

KOŁO ZAKŁADOWE STOWARZYSZENIA ELEKTRYKÓW POLSKICH

Na prawach rękopisu

R E F E R A T Y P R O B L E M O W E

Zeszyt 67

Jerzy Laube

**ZASADY PROJEKTOWANIA URZĄDZEŃ MIKROPROCESOROWYCH
Z REZYDENTNYMI TESTAMI, NA PRZYKŁADZIE PRZYSTAWKI PPWA
DO REDUKCJI DANYCH POMIAROWYCH**

Warszawa 1985

5-948

Zespół Redakcyjny:

dr inż. Stanisław Sońta, mgr inż. Andrzej Stągrowski

mgr inż. Krystyna Frączek

Opracował:

mgr inż. Jerzy Laube

Zakład Systemów Telegraficznych i Telematycznych /Z-8/

Instytut Łączności, Oddział w Gdańsku

80-952 Gdańsk, ul. Jaśkowa Dolina 15, tel. 41-80-91 w.234

Praca 12.02.05.03.02

INSTYTUT ŁĄCZNOŚCI
BIBLIOTEKA MŁODOWA

Opiniował: inż. Paweł Godlewski

Nr 5-9487

Maszynopis dostarczono dnia 1985.01.03.

W referacie przedstawiono, na konkretnym przykładzie, zasady projektowania systemów mikroprocesorowych z rezydentnymi testami. Testy takie umożliwiają proste uruchamianie oraz serwis systemów mikroprocesorowych, zwłaszcza małych, ze stałym programem zawartym w pamięci ROM. Testy można podzielić na trzy grupy funkcjonalne: test wstępny, wykonujący się zawsze po włączeniu zasilania, testy "objawowe" i testy "sygnaturowe".

Redaktor: mgr K. Juszkiewicz

Montaż tekstu: B. Skware

Wpłynęło do Działu Wydawniczego Instytutu Łączności
w Warszawie, ul. Szachowa 1 dnia 1985.02.07.

Nakład 40 egz.

Jerzy Laube

ZASADY PROJEKTOWANIA URZĄDZEŃ MIKROPROCESOROWYCH
Z REZYDENTNYMI TESTAMI, NA PRZYKŁADZIE PRZYSTAWKI PPWA
DO REDUKCJI DANYCH POMIAROWYCH

SPIS TREŚCI

	Str.
1. Wprowadzenie	1
2. Wymagania sprzętowe	1
3. Koncepcja zespołu testów rezydentnych	4
4. Opis poszczególnych testów	6
5. Podsumowanie	11
Wykaz literatury	12

ZASADY PROJEKTOWANIA URZĄDZEŃ MIKROPROCESOROWYCH Z REZYDENTNYMI TESTAMI, NA PRZYKŁADZIE PRZYSTAWKI PPWA DO REDUKCJI DANYCH POMIAROWYCH

1. WPROWADZENIE

W ostatnim czasie opracowuje się bardzo wiele urządzeń z zastosowaniem mikroprocesorów, jednakże nie zawsze konstruktorzy poświęcają dostatecznie dużo uwagi problemom późniejszego uruchamiania, użytkowania i naprawy. W przypadku urządzeń mikroprocesorowych, niedopracowany projekt sprawia szczególnie duże trudności, z racji skomplikowanych przebiegów wytworzonych na szynach systemu mikroprocesorowego, które nawet dla wprawnego specjalisty od uruchomień, dysponującego odpowiednim sprzętem w postaci np. analizatora logicznego, mogą być trudne do interpretacji.

Z tego względu, zasada wkomponowania testów do systemów mikroprocesorowych, zwłaszcza tych małych, pracujących na podstawie stałego programu zawartego w pamięci ROM, wydaje się praktyką godną polecenia. Praktyka ta jest szczególnie przydatna tam, gdzie występują braki specjalistycznego sprzętu /analizatorów logicznych, emulatorów/ oraz osób, które mogłyby zapewnić fachową ich obsługę. Na takim właśnie przykładzie [1,2,4], opiera się przedstawiona poniżej metoda testowania. Wspomniane wyżej braki występują dość powszechnie, zatem metoda ta, często stosowana za granicą, może znaleźć i u nas szersze zastosowanie.

2. WYMAGANIA SPRZĘTOWE

Koncepcja rezydentnych testów zostanie wyjaśniona na przykładzie konkretnego urządzenia - tzw. przystawki PPWA.

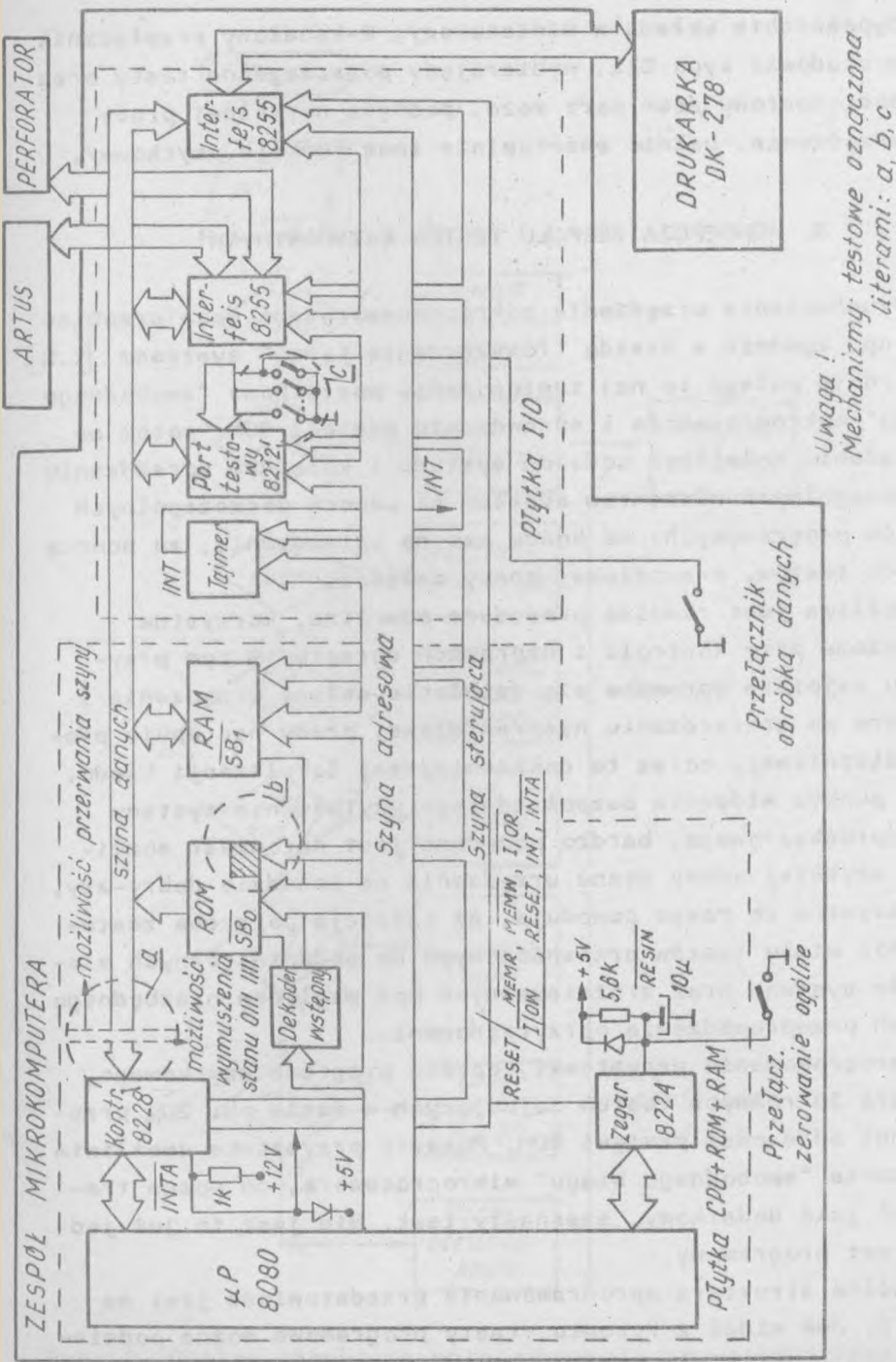
Przystawka ta jest urządzeniem służącym do redukcji danych pomiarowych, które są wprowadzane na bieżąco z rejestratora połączeń telefonicznych "Artus". Po zakończeniu rejestracji dane są w przystawce odpowiednio przetwarzane - na postać macierzy rozprywu ruchu oraz różnego typu średnich statystycznych. Wyniki są wysyłane przez przystawkę i na drukarkę kalkulatorową typu DK-278 oraz na perforator.

Przystawka PPWA /rys. 1/ jest zbudowana na bazie systemu mikroprocesorowego typu 8080 z pamięciami 4 k ROM + 4 k RAM i współpracuje z jednym urządzeniem wejściowym /"urządzenie "Artus" lub czytnik taśmy papierowej/ oraz dwoma urządzeniami wyjściowymi /perforator i drukarka/. Do obsługi tych urządzeń przewidziano dwa interfejsy typu 8255. Oprócz tego system zawiera jeszcze tajmer, którego zadaniem jest interwencja w przypadku zablokowania się drukarki /co grozi jej uszkodzeniem/, oraz dodatkowy port wejściowy typu 8212, służący do uzyskiwania zmian trybu pracy przystawki - zamiast głównego programu rejestracji danych można wymusić przejście do programu końcowej obróbki danych bądź do programów testowych.

Jak widać z rys. 1, układ przystawki został zaopatrzony w 3 dodatkowe elementy, typowe dla urządzeń przystosowanych do testowania metodą tzw. analizy sygnatur [2,3,5], chociaż trzeba zaznaczyć, że nie wszystkie testy przystawki są testami sygnaturowymi. Elementy te zapewniają:

a/ Możliwość przerywania szyny danych i uzyskiwania pracy mikroprocesora trybem "free run", czyli "swobodnego biegu" [1,2]. Sposób ten stosowany jest m.in. w uniwersalnych płytkach mikroprocesorowych M8361B - z mikroprocesorem 8080 oraz M8298A - z mikroprocesorem Z-80, obecnie dość szeroko wykorzystywanych w Gdańskim Oddziale IŁ.

b/ Zarezerwowanie części pamięci ROM na testy.



Rys. 1. Schemat blokowy przystawki PPWA

c/ Wyposażenie układu w miniaturowy, 8-kanałowy przełącznik w obudowie typu DIL, wybierający poszczególne testy oraz port testowy /sam port może, podczas normalnej pracy urządzenia, pełnić ewentualnie inne funkcje użytkowe/.

3. KONCEPCJA ZESPOŁU TESTÓW REZYDENTNYCH

Uruchomienie urządzenia mikroprocesorowego może przebiegać np. zgodnie z zasadą "rozszerzania jądra" systemem [1,2]. W skrócie polega to na: zastosowaniu początkowo "swobodnego biegu" mikroprocesora i sprawdzeniu pamięci ROM; potem na dokładaniu kolejnych modułów systemu i kolejnym sprawdzeniu poszczególnych elementów systemu za pomocą poszczególnych testów programowych; na końcu zaś na sprawdzeniu, za pomocą innych testów, prawidłowej pracy całości.

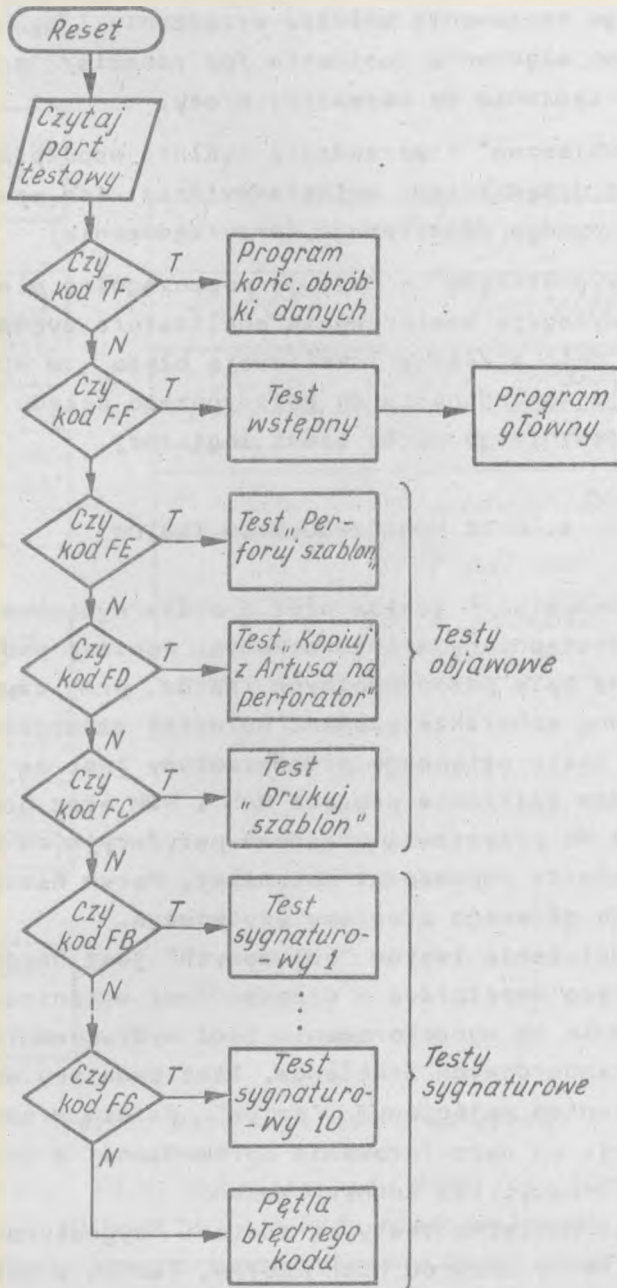
Możliwa jest również procedura odwrotna, korzystna zwłaszcza przy kontroli i naprawach sprzętu. W tym przypadku najpierw sprawdza się działanie całego urządzenia i dopiero po stwierdzeniu nieprawidłowej pracy następuje proces stopniowej, coraz to dokładniejszej lokalizacji błędu.

Z punktu widzenia bezpośredniego użytkownika systemu mikroprocesorowego, bardzo pożądana jest natomiast możliwość szybkiej oceny stanu urządzenia na zasadzie dobry-zły.

Wszystko to razem powoduje, że istnieje potrzeba zastosowania wielu testów przeznaczonych do badania różnych elementów systemu oraz zróżnicowanych pod względem niezbędnego do ich przeprowadzenia oprzyrządowania.

Oprogramowanie przystawki, oprócz programu użytkowego, zawiera 15 różnych testów zajmujących w sumie ok. 20% przestrzeni adresowej pamięci ROM. Ponadto przystawka umożliwia uzyskanie "swobodnego biegu" mikroprocesora, co można traktować jako dodatkowy, szesnasty test. Nie jest to już jednak test programowy.

Ogólna struktura oprogramowania przedstawiona jest na rys. 2. Jak widać z rysunku, testy programowe można podzielić na 3 grupy:



Rys. 2. Ogólna struktura oprogramowania przytawki PPWA

- a/ test wstępny /preliminary self test/ - dokonuje ogólnego, wstępnego testowania całości urządzenia i wykonuje się zawsze po włączeniu zasilania /po resecie/, przed przejściem urządzenia do normalnej pracy;
- b/ testy "objawowe" - sprawdzają ogólnie współpracę przystawki z urządzeniami wejścia-wyjścia; ich przeprowadzenie nie wymaga dodatkowego oprzyrządowania;
- c/ testy "sygnaturowe" - testują poszczególne elementy systemu, wymagają zastosowania analizatora sygnałów, umożliwiając dość dokładną lokalizację błędu - w wielu przypadkach z dokładnością do pojedynczego układu scalonego bądź pojedynczego węzła sieci logicznej.

4. OPIS POSZCZEGÓLNYCH TESTÓW

Wydruk wszystkich testów wraz z obszernymi komentarzami może być udostępniony zainteresowanym. Poniżej podany zostanie skrócony opis poszczególnych testów, przy czym wybrane testy zostaną scharakteryzowane bardziej szczegółowo.

Diagram testu wstępnego przedstawiony jest na rys. 3. Test sprawdza działanie pamięci RAM i ROM oraz prawidłowość podłączenia do przystawki urządzeń peryferyjnych i wydrukowuje na drukarce odpowiedni komunikat. Potem następuje przejście do głównego programu użytkowego.

Sposób działania testów "objawowych" jest bardzo prosty. Testy badające współpracę z urządzeniami wyjściowymi polegają odpowiednio na wyperforowaniu bądź wydrukowaniu odpowiednich standardowych szablonów. Test badający współpracę z urządzeniem wejściowym "Artus" działa w sposób pośredni. Powoduje on wyperforowanie wprowadzonej z urządzenia "Artus" informacji bez żadnych zmian.

Wszystkie następne testy są testami "sygnaturowymi". Pierwsze 3 testy spośród nich TESTAA, TEST55 i ERTEST sprawdzają działanie samego portu kontrolnego i przełącznika wybierania testów, sygnalizując, za pomocą odpowied-



Format komunikatu	
Wydruk	Znaczenie
---	układ sprawny
0---	niesprawny RAM
0----	niesprawny ROM
----0	brak gotowości „Artusa”
----0	brak gotowości perforatora

Rys. 3. Działanie testu wstępnego

niej sygnatury +5 V, wybranie kodu 0AAH /tj. 10101010/, kodu 55H /tj. 01010101/ oraz kodu niedozwolonego /tzn. kodu, któremu nie jest przyporządkowany żaden program lub test/.

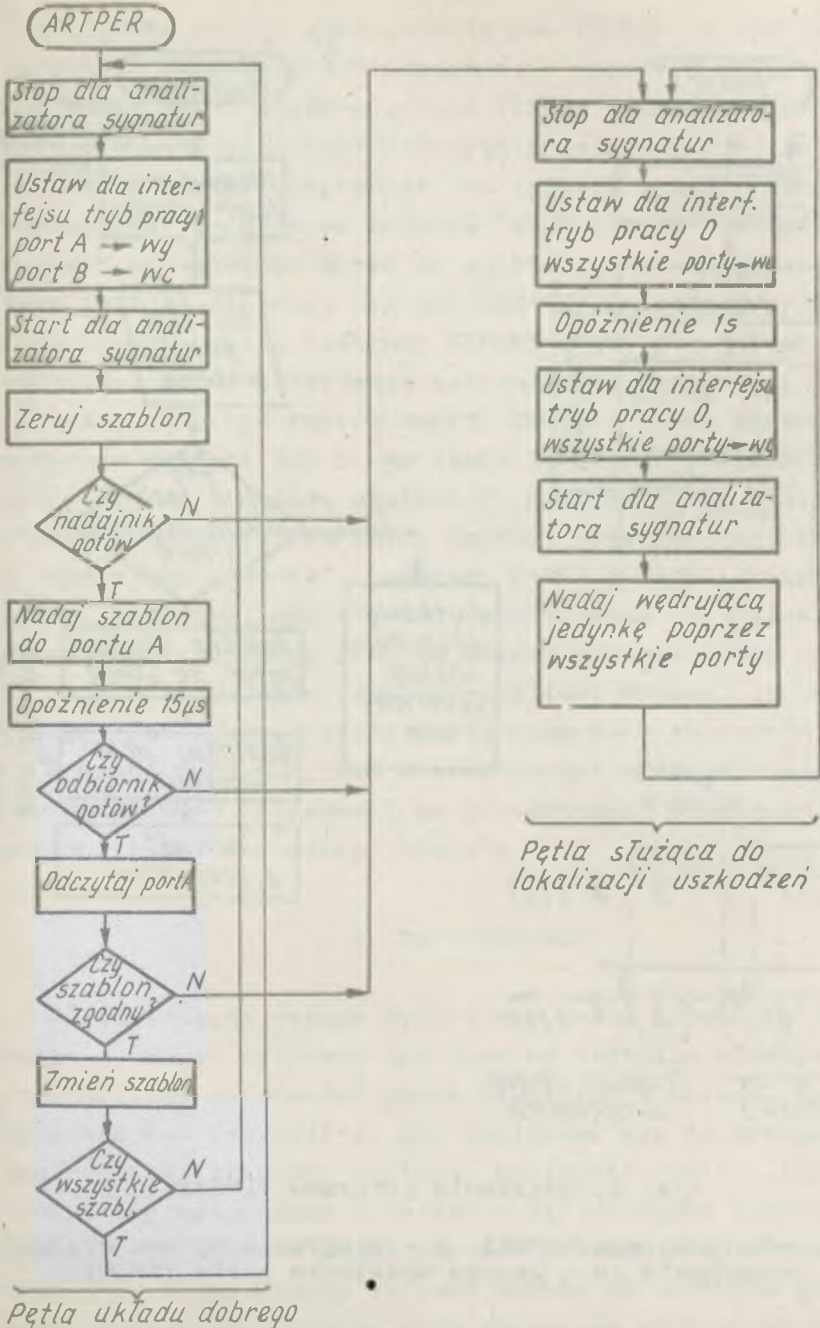
Następna grupa dwóch testów DRUKTE i ARTPER służy do sprawdzania obu interfejsów równoległych 8255. Oba testy działają bardzo podobnie. Na rys. 4 jest przedstawiony diagram testu ARTPER, który testuje interfejsa czytnika i perforatora. Test składa się z dwóch części. Część pierwszą stanowi szybki test kontrolny, w czasie którego tryb pracy interfejsu jest zaprogramowany tak, jak w czasie normalnej pracy i wymagane jest zwieranie gniazda perforatora /wyjście/ z gniazdem rejestratora "Artus" /wejście/ za pomocą odpowiedniego zewnętrznego kabla. Dzięki zamknięciu w ten sposób pętli sprzężenia zwrotnego, program może kontrolować prawidłowość działania interfejsu. Jeśli wszystko jest w porządku, wykonywana jest cały czas pętla programowa pierwszej części testu, charakteryzująca się odpowiednią sygnaturą +5 V. Wystąpienie tej sygnatury dowodzi prawidłowej pracy interfejsu.

W przypadku wykrycia jakichkolwiek nieprawidłowości, następuje automatyczne przejście do drugiej części testu, która charakteryzuje się inną sygnaturą +5 V. Zadaniem tej części jest szybka lokalizacja uszkodzenia. W tym przypadku wszystkie linie portów są zaprogramowywane jako wyjściowe i kabel zwierający należy odłączyć. Każda z 24 linii charakteryzuje się teraz własną sygnaturą, co umożliwia łatwą identyfikację linii pracującej wadliwie.

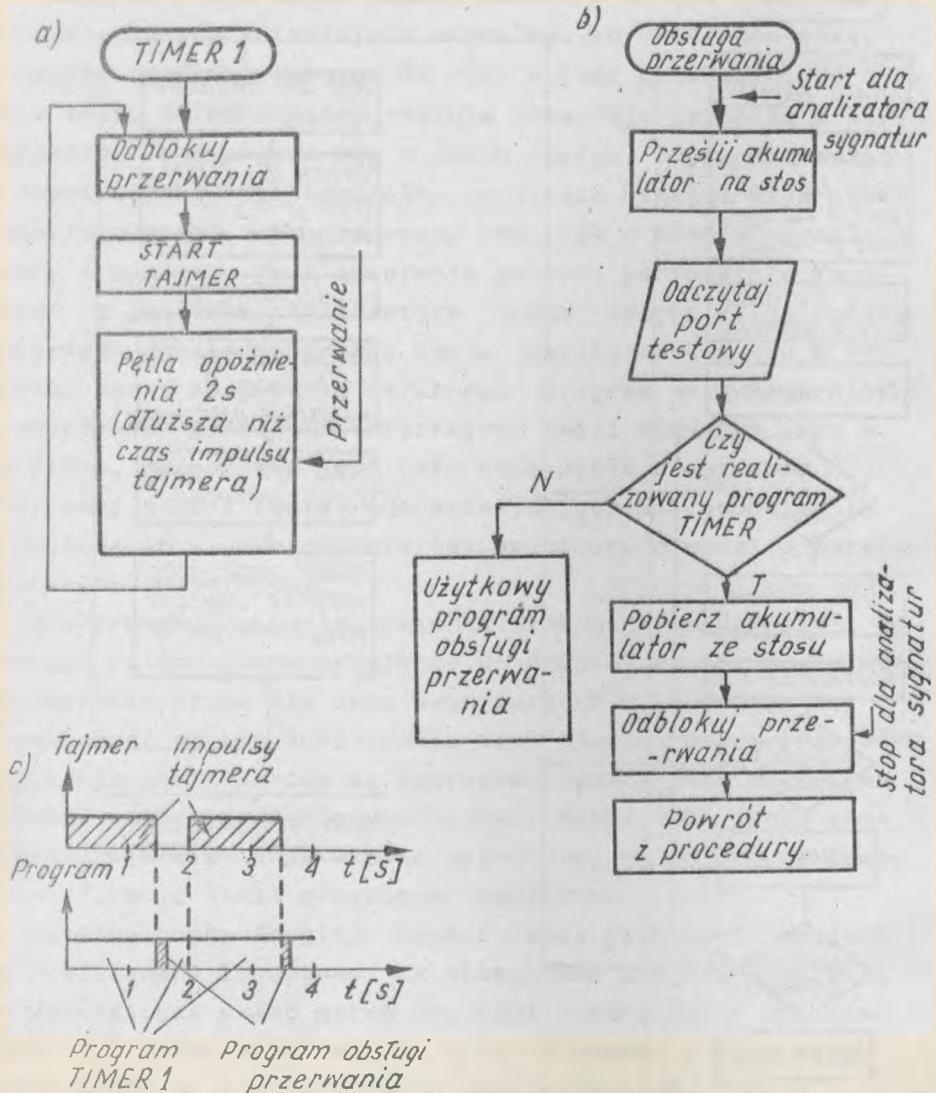
Istotną cechą drugiej części testu jest fakt, że jest on realizowany impulsowo, ze stosunkowo długimi przerwami, co zabezpiecza układ przed skutkami ewentualnych połączeń dwóch lub kilku wyjść między sobą. W czasie przerw wszystkie linie są zaprogramowane jako wejściowe.

Następna grupa testów TIMER1, TIMER2 i TIMER3 służy do testowania tajmera. Zadaniem tajmera w układzie jest zgłoszenie przerwania po upływie określonego czasu od programowej komendy "START TAJMER", o ile wcześniej nie przyjdzie komenda "STOP TAJMER".

Na rys. 5 przedstawiono działanie testu TIMER1. Jak widać z rysunku, tajmer w czasie testu wystawia okresowo zą-



Rys. 4. Diagram testu ARTPER, służący do testowania interfejsu "Artusa" i perforatora



Rys. 5. Działanie programu TIMER1

a - diagram programu TIMER1, b - diagram programu obsługi przerwania, c - zasada działania testu TIMER1

dania przerwania, które jeśli są przyjęte i prawidłowo obsłużone powodują pojawienie się określonej sygnatury +5 V.

Test TIMER2 działa analogicznie jak TIMER1, z tym, że w warunkach zablokowanych przerw, a więc sygnatura nie powinna się teraz pojawiać. Test TIMER3, podobnie jak TIMER1, działa w warunkach odblokowanych przerw z tym, że przed upływem charakterystycznego dla tajmera czasu zwłoki, podawana jest programowo komenda "STOP TAJMER". W tych warunkach nie powinno dojść do zgłoszenia przerwania. Sygnatura jest tu /inaczej niż poprzednio/ naliczana przez cały czas trwania pętli testowej TIMER3 i jej prawidłowa wartość świadczy, że do przerwania istotnie nie dochodzi.

Następna grupa testów RAMT1, RAMT2 i RAMT3 służy do testowania pamięci RAM i umożliwia lokalizację błędu z dokładnością do 1 układu scalonego. Program RAMT1 zawiera standardowe testy: adresowy zwykły, adresowy "moduło 15" i "wędrująca jedyńka". Programy RAMT2 i RAMT3 zawierają natomiast testy, odpowiednio "szachownica" i "szachownica zanegowana", z długą przerwą między zapisem wzoru do pamięci, a pętlą odczytów. Zaobserwowaliśmy bowiem, że niektóre pamięci /statyczne/ tracą swoją zawartość po pewnym czasie.

Pamięci typu ROM, sam mikroprocesor oraz układy dekode-rów adresowych przystawki są przeznaczone do testowania za pomocą trybu "swobodnego biegu".

5. PODSUMOWANIE

Przedstawiona metoda wydaje się godna polecenia do stosowania w nowych wyrobach opartych na technice mikroprocesorowej. Możliwe są również pewne modyfikacje metody, np. testy mogą nie być rezydentne, ale znajdować się na specjalnej, zawierającej programy testowe, wymiennej pamięci typu ROM. Wydaje się też celowe stworzenie biblioteczki testów dla popularnych układów peryferyjnych systemu 8080, które umożliwiałyby łatwą budowę systemu testów na zasadzie składania z gotowych podprogramów. Podprogramy te wymagałyby ewentual-

nie jedynie niewielkich modyfikacji, dotyczących głównie adresów urządzeń peryferyjnych w konkretnym systemie mikroprocesorowym.

INSTYTUT ŁĄCZNOŚCI
BIBLIOTEKA NAUKOWA

WYKAZ LITERATURY

Nr 5-9484

1. Analizator sygnatur AS-221. Instrukcja użytkownika. Ił. Gdańsk, 1982.
2. Frohwerk R.: Signature analysis: A new digital field service method, Hewlett-Packard Journal, 1977.
3. Laube J.: Analiza sygnatur - nowe spojrzenie na projektowanie i testowanie urządzeń cyfrowych. PAK, nr 12, 1980.
4. Laube J.: Analizator sygnatur - uniwersalny przyrząd diagnostyczny do urządzeń cyfrowych. Referaty Problemowe Ił., z. 49, styczeń 1982.
5. Laube J., Kałkus W.: Testowanie urządzeń mikroprocesorowych metodą analizy sygnatur. PAK, nr 8, 1983.

S-9487